



Zur Erklärung der Zweibuchstaben-Codes, und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

5

10 Anordnung zur Spannungsversorgung eines flüchtigen
 Halbleiterspeichers

Stand der Technik

15 Die vorliegende Erfindung betrifft eine Anordnung zur
Spannungsversorgung eines flüchtigen Halbleiterspeichers
mit einem Speicherarray, wobei eine Eingangsspannung an
einem zweiten Anschluss des Halbleiterspeichers anliegt,
gemäß dem Oberbegriff des unabhängigen Anspruchs.

20

Halbleiterspeicher gliedern sich in die beiden Gruppen
flüchtige und nicht flüchtige Speicher. Flüchtige Speicher
(Kurzzeitspeicher) sind beliebig häufig auslesbar und
beschreibbar und werden daher z.B. als Random Access
25 Memories (RAM) bezeichnet. Ihr Informationsinhalt geht beim
Abschalten der Versorgungsspannung verloren. Nicht
flüchtige Speicher (Langzeitspeicher) halten ihren
Informationsinhalt auch nach Abschalten der
Versorgungsspannung und werden auch als Festwertspeicher
30 bezeichnet.

Ein flüchtiger Halbleiterspeicher ist bspw. Teil eines
Mikrorechners. In dem Speicherarray des Halbleiterspeichers
wird ein von dem Mikrorechner abarbeitbares Programm
35 gespeichert. Wenn der Mikrorechner Teil eines Steuergeräts
für ein Kraftfahrzeug, bspw. Teil eines Motorsteuergeräts,
ist, muss der Informationsinhalt des Speicherarrays auch

- 2 -

nach dem Abstellen des Kraftfahrzeugs dauerhaft gespeichert werden. Dazu wird eine Versorgungsspannung für den Halbleiterspeicher vorgesehen, die permanent, also insbesondere auch bei abgeschaltetem Kraftfahrzeug, an dem Halbleiterspeicher anliegt.

Die Dauerspannungsversorgung zur permanenten Speicherung des Informationsinhalts des Speicherarrays wird insbesondere aus der Fahrzeugbatterie gebildet und führt aufgrund der Ruhestromaufnahme zu einer langsamen Entladung der Fahrzeugbatterie. Außerdem unterscheidet sich die Stromaufnahme des Halbleiterspeichers in der dauerversorgten Ruhephase um mehrere Zehnerpotenzen von der Stromaufnahme im Normalbetrieb, in dem Schreib-/Lesezugriffe ausgeführt werden. Deshalb wird üblicherweise eine aufwendige Anordnung zur Spannungsversorgung des Halbleiterspeichers vorgesehen, die aus zwei Schaltungsteilen mit unterschiedlicher Treiberfähigkeit für den Ruhebetrieb und den Normalbetrieb besteht. Bei Bedarf wird zwischen den beiden Schaltungsteilen umgeschaltet. Der Schaltungsteil mit der hohen Treiberfähigkeit für den Normalbetrieb muss im Stillstand des Kraftfahrzeugs abgeschaltet werden, damit die Ruhestromaufnahme möglichst gering ist, da es sonst zu einer raschen Leerung der Fahrzeugbatterie kommt. Der Schaltungsteil mit der kleinen Treiberfähigkeit für die Ruhephase besitzt aufgrund seiner Komplexität bei aus dem Stand der Technik bekannten Realisierungen aber dennoch eine Ruhestromaufnahme von z.B. mehreren 100 Mikroampere.

Der Schaltungsteil mit der kleinen Treiberfähigkeit muss die Eingangsspannung bzw. Standbyspannung des Halbleiterspeichers stabilisieren, damit es aufgrund von Schwankungen, insbesondere aufgrund eines Absinkens, der Versorgungsspannung des Speicherarrays nicht zu einem

- 3 -

Rücksetzen (Reset) des Halbleiterspeichers und infolge dessen zu einem vollständigen Verlust der in dem Speicherarray abgelegten Informationen kommt. Des weiteren sollte der Schaltungsteil mit der kleinen Treiberfähigkeit das Speicherarray vor Überspannungsimpulsen schützen, um eine Beschädigung des Speicherarrays und einen damit verbunden Informationsverlust zu vermeiden.

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, eine Anordnung zur Spannungsversorgung eines Halbleiterspeichers möglichst einfach und mit möglichst wenigen Bauelementen zu realisieren, damit die Ruhestromaufnahme der Anordnung möglichst gering ist.

Zur Lösung dieser Aufgabe schlägt die Erfindung ausgehend von der Anordnung zur Spannungsversorgung der eingangs genannten Art vor, dass in dem Halbleiterspeicher eine Stabilisierungsschaltung zur Stabilisierung der Eingangsspannung bzw. Standbyspannung vorgesehen ist, die bei erhöhter Eingangsspannung (V_{STBY}) niederohmiger und bei zu geringer Eingangsspannung (V_{STBY}) zur Versorgung des Halbleiterspeichers (1, 1a) hochohmiger ist.

Insbesondere ist dies erfindungsgemäß durch eine Parallelschaltung einer Diode und eines Transistors erzielbar, wobei die Diode mit ihrer Anode an der Eingangs- bzw. Standbyspannung und mit ihrer Kathode an einem Bezugspotential angeschlossen ist, das an einem dritten Anschluss des Halbleiterspeichers anliegt, und wobei der Transistor mit seiner Schaltstrecke, also dem Kanal Drain-Source bei einem Feldeffekttransistor (FET) oder der Emitter-Kollektor-Strecke bei einem Bipolartransistor zwischen der Standbyspannung und dem Bezugspotential angeschlossen ist und die Basis des Transistors, also das Gate bei einem Feldeffekttransistor (FET) oder die Basis

- 4 -

bei einem Bipolartransistor an der Eingangs- bzw. Standbyspannung anliegt. Im Weiteren werden die Begriffe Eingangsspannung und Standbyspannung gleichermassen verwendet.

5

Vorteile der Erfindung

10 Die erfindungsgemäße Anordnung weist eine besonders einfach aufgebaute Stabilisierungsschaltung auf.

15 Sie besteht in einem bevorzugten Ausführungsbeispiel lediglich aus einer Diode und einem Transistor, die in geeigneter Weise miteinander verschaltet sind, um eine optimale Stabilisierung der Standbyspannung zu erzielen. die Stabilisierungsschaltung der erfindungsgemäßen Anordnung ist in den Halbleiterspeicher integriert. Die erfindungsgemäßen Anordnung macht sich die Tatsache zu Nutze, dass an die Stabilität der Standbyspannung nur
20 relativ geringe Anforderungen gestellt werden müssen, um einen Erhalt der Informationen in dem Speicherarray sicherzustellen.

25 Weitere Möglichkeiten die Stabilisierungsschaltung zu realisieren sind die Verwendung einer Z-Diode, eine spannungsabhängige Leitfähigkeitssteuerung eines CMOS Transistors oder eine temperaturkompensierte, spannungsabhängige Leitfähigkeitssteuerung.

30 Aufgrund des einfachen Aufbaus und der geringen Anzahl von Bauelementen der Stabilisierungsschaltung kann der Arbeitsstrom zur Stabilisierung der Versorgungsspannung in der Ruhephase des Halbleiterspeichers besonders klein gewählt werden, wodurch die Ruhestromaufnahme sehr gering
35 gehalten werden kann. Einer Fahrzeugbatterie wird somit in

- 5 -

der Ruhephase des Halbleiterspeichers besonders wenig Strom entzogen und sie wird geschont.

Die Diode der Stabilisierungsschaltung ist vorteilhafterweise als eine Zener-Diode ausgebildet. Der Transistor der Stabilisierungsschaltung ist vorteilhafterweise als ein FET, insbesondere MOSFET, ausgebildet. Vorzugsweise ist der Transistor als ein n-Kanal-Feldeffekttransistor ausgebildet.

Gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung wird vorgeschlagen, dass der zweite Anschluss des Halbleiterspeichers über einen Widerstand mit einer Versorgungsspannungsquelle verbunden ist. Die Versorgungsspannungsquelle ist bspw. als eine Autobatterie ausgebildet. Über den Widerstand fällt ein Teil der Versorgungsspannung ab und es liegt die Standbyspannung an dem zweiten Anschluss des Halbleiterspeichers an. Bei der erfindungsgemäßen Anordnung kann der Widerstand besonders hochohmig gewählt werden, da ein sehr kleiner Arbeitsstrom zur Stabilisierung der Standbyspannung mittels der Stabilisierungsschaltung genügt.

Zur Glättung der Standbyspannung und zur Überbrückung kurzer Einbrüche der Versorgungsspannung ist der zweite Anschluss des Halbleiterspeichers vorteilhafterweise über einen Kondensator mit dem Bezugspotential verbunden.

Schließlich wird gemäß einer weiteren bevorzugten Ausführungsform der vorliegenden Erfindung vorgeschlagen, dass in dem Halbleiterspeicher eine Schutzschaltung bestehend aus einer Reihenschaltung von mehreren Klammerelementen vorgesehen ist, die zwischen der Standbyspannung und dem Bezugspotential angeordnet ist. Mit Hilfe dieser Schutzschaltung kann der Speicherarray vor

- 6 -

Überspannungsimpulsen geschützt werden. Die Klammerspannung der Schutzschaltung kann durch die Wahl einer entsprechenden Anzahl von Klammerelementen eingestellt werden.

5 Die Klammerelemente sind vorteilhafterweise als Transistoren ausgebildet, die über den Kanal Drain-Source miteinander in Reihe geschaltet sind, wobei das Gate der Transistoren jeweils mit dem Drain oder dem Source des jeweiligen Transistors verbunden ist. Die Transistoren der
10 Schutzschaltung sind vorzugsweise als MOSFETs ausgebildet. Schließlich sind die Transistoren der Schutzschaltung als n-Kanal-Feldeffekttransistoren ausgebildet.

Zeichnung

15 Ein bevorzugtes Ausführungsbeispiel der vorliegenden Erfindung wird im Folgenden anhand der in der Zeichnung dargestellten Figuren näher erläutert. Es zeigen:

20 Figur 1 eine erfindungsgemäße Anordnung zur Spannungsversorgung eines flüchtigen Halbleiterspeichers.

Figur 2 zeigt nochmals das erfindungsgemäße Prinzip
25 schematisch in einer Anordnung in allgemeinerer Form.

Beschreibung der Ausführungsbeispiele

30 In Fig. 1 ist ein flüchtiger Halbleiterspeicher in seiner Gesamtheit mit dem Bezugszeichen 1 bezeichnet. Der Halbleiterspeicher 1 weist ein Speicherarray 2 auf, in dem eine Vielzahl von Speicherzellen matrixartig angeordnet sind. Zur Auswahl einer bestimmten Speicherzelle zum
35 Schreiben von Informationen in die Speicherzelle oder zum

- 7 -

Lesen des Inhalts der Speicherzelle wird die Adresse der Speicherzelle von einem Spalten- bzw. Zeilendecoder dekodiert.

5 Der flüchtige Halbleiterspeicher 1 ist Teil eines
Mikrorechners (nicht dargestellt). Dieser wiederum ist Teil
eines Steuergeräts für ein Kraftfahrzeug, bspw. Teil eines
Motorsteuergeräts. In dem Speicherarray 2 des
Halbleiterspeichers 1 ist ein von dem Mikrorechner
10 abarbeitbares Steuerprogramm gespeichert. Um nach dem
Abstellen des Kraftfahrzeugs einen Verlust des
Steuerprogramms zu verhindern, muss der Informationsinhalt
des Speicherarrays 2 auch nach dem Abstellen des
Kraftfahrzeugs dauerhaft gespeichert werden. Dazu wird eine
15 Versorgungsspannung für das Speicherarray 2 vorgesehen, die
permanent, also insbesondere auch bei abgeschaltetem
Kraftfahrzeug, anliegt. Die Versorgungsspannung liegt an
einem ersten Anschluss 3 des Speicherarrays 2 an. Ein
zweiter Anschluss 4 des Speicherarrays 2 ist an ein
20 Bezugspotential 5 angeschlossen.

Die Stromaufnahme des Halbleiterspeichers 1 in der
dauerversorgten Ruhephase unterscheidet sich um mehrere
Zehnerpotenzen von der Stromaufnahme im Normalbetrieb, in
25 dem Schreib-/ Lesezugriffe ausgeführt werden. Deshalb ist
eine Anordnung zur Spannungsversorgung des
Halbleiterspeichers 1 vorgesehen, die aus zwei
Schaltungsteilen mit unterschiedlicher Treiberfähigkeit für
den Ruhebetrieb und den Normalbetrieb besteht. In dem
30 vorliegenden Ausführungsbeispiel entspricht die
Betriebsspannung V_DD für den Normalbetrieb der in dem
Steuergerät intern erzeugten Spannung V_CC. Die
Standbyspannung V_STBY für die Ruhephasen liegt an einem
zweiten Anschluss 7 des Halbleiterspeichers 1 an. Die
35 Standbyspannung V_STBY entspricht der Batteriespannung

- 8 -

U_{batt}, die um eine an einem Widerstand R abfallende Spannung reduziert ist.

Bei Bedarf wird mittels einer Umschaltanordnung 8 zwischen
5 den beiden Schaltungsteilen, bzw. zwischen der
Betriebsspannung V_{DD} und der Standbyspannung (V_{STBY}),
umgeschaltet. Der Schaltungsteil mit der hohen
Treiberfähigkeit für den Normalbetrieb muss im Stillstand
des Kraftfahrzeugs abgeschaltet werden, damit die
10 Ruhestromaufnahme möglichst gering ist, da es sonst zu
einer raschen Leerung der Fahrzeugbatterie kommt. Die
Umschaltanordnung 8 weist zwei Transistoren T₁, T₂ auf.
Der erste Transistor T₁ (n-Kanal-Transistor) ist mit
seinem Kanal Drain-Source DS zwischen der Betriebsspannung
15 V_{DD} und dem ersten Anschluss 3 des Speicherarrays 2 für
die Versorgungsspannung und mit seinem Gate G an einem
vierten Anschluss 9 des Halbleiterspeichers 1
angeschlossen. An dem vierten Anschluss 9 liegt ein
Schaltsignal zum Umschalten der Versorgungsspannung an. Als
20 Schaltsignal kann eine Steuergerät-interne Spannung
verwendet werden, so dass beim Abschalten des Steuergeräts
automatisch von der Betriebsspannung V_{DD} auf die
Standbyspannung V_{STBY} umgeschaltet wird. Der zweite
Transistor T₂ ist mit seinem Kanal Drain-Source DS
25 zwischen dem ersten Anschluss 3 des Speicherarrays 2 und
dem zweiten Anschluss 7 des Halbleiterspeichers 1 und mit
seinem Gate G an dem ersten Anschluss 6 des
Halbleiterspeichers 1 angeschlossen.

30 In dem Halbleiterspeicher 1 ist eine
Stabilisierungsschaltung 10 zur Stabilisierung der
Eingangsspannung bzw. Standbyspannung V_{STBY} vorgesehen.
Die Stabilisierungsschaltung 10 umfasst eine
Parallelschaltung einer Diode 11 und eines Transistors 12.
35 Die Diode 11 ist mit ihrer Anode A über einen Widerstand 15

- 9 -

an dem zweiten Anschluss 7 des Halbleiterspeichers 1 und mit ihrer Kathode K über einen dritten Anschluss 13 des Halbleiterspeichers 1 an das Bezugspotential angeschlossen. Die Diode 11 ist als eine Zener-Diode ausgebildet. Der Transistor 12 ist mit seinem Kanal Drain-Source DS zwischen dem zweiten Anschluss 7 und dem dritten Anschluss 13 des Halbleiterspeichers 1 und mit seinem Gate G über den Widerstand 15 an den zweiten Anschluss 7 des Halbleiterspeichers 1 angeschlossen. Der Transistor 12 ist als ein n-Kanal MOSFET ausgebildet.

Zur Glättung der Eingangsspannung bzw. der Standbyspannung V_{STBY} und zur Überbrückung kurzer Einbrüche der Batteriespannung U_{batt} ist der zweite Anschluss 7 des Halbleiterspeichers 1 über einen Kondensator C mit dem Bezugspotential 5 verbunden.

Zum Schutz des Speicherarrays 2 vor Überspannungsimpulsen ist in dem Halbleiterspeicher 1 eine Schutzschaltung 14 bestehend aus einer Reihenschaltung von zwei Transistoren T_3 , T_4 vorgesehen. Die Transistoren T_3 , T_4 sind über den Kanal Drain-Source DS zwischen dem zweiten Anschluss 7 und dem dritten Anschluss 13 des Halbleiterspeichers 1 miteinander in Reihe geschaltet. Das Gate G der Transistoren T_3 , T_4 ist jeweils mit dem Drain D oder dem Source S des jeweiligen Transistors T_3 ; T_4 verbunden. Die Transistoren T_3 , T_4 der Schutzschaltung 14 sind als n-Kanal MOSFETs ausgebildet.

In Figur 2 ist nochmals das erfindungsgemäße Prinzip schematisch in allgemeinerer Form dargestellt. Dabei ist mit U_{batt} wieder die Versorgungsspannungsquelle, z.B. als Batterie bzw. Batteriespannung dargestellt. Diese Versorgungsspannung kann dabei für den erfindungsgemäßen Gegenstand als unstabilisierte Versorgungsspannung

- 10 -

vorliegen, was den Aufwand wiederum reduziert.

Mit R2 ist in Figur 2 ein Verbraucher, insbesondere ein Widerstand, dargestellt. Dieser ist über eine
5 Eingangsleitung EL in den Speicherschaltkreis 1a mit der Stabilisierungsschaltung 20 verbunden. Der Speicherschaltkreis entspricht dabei in allgemeinerer Darstellung dem Halbleiterspeicher 1, welcher ein lediglich konkreteres Ausführungsbeispiel des erfindungsgemäßen
10 Gegenstandes darstellt. 2a stellt in allgemeinerer Form den flüchtigen Speicher selbst, insbesondere als RAM (Random Access Memory), dar, welcher in dieser Darstellung ebenfalls Schaltungsteile, wie z.B. die Umschaltanordnung 8 aus Figur 1 zusätzlich zum Speicherarray 2 enthalten kann.

15 Die Reduzierung der Eingangsspannung V_STBY an Punkt 7 wird dadurch erreicht, dass ein höherer Strom über den Widerstand R2 gezogen wird. Die Eingangsspannung V_STBY an Punkt 7 in Figur 2 wird gemessen. Überschreitet die
20 Eingangsspannung V_STBY über EL einen vorgebbaren oder bestimmten Wert, wird die Stabilisierungsschaltung 20 niederohmiger, wodurch mehr Strom gezogen wird und über den Widerstand R2 eine höhere Spannung abfällt. Dadurch wird die Eingangsspannung V_STBY geringer.

25 Wird die Eingangsspannung V_STBY für die Versorgung des internen flüchtigen Speichers 2a zu gering, dann wird die Stabilisierungsschaltung 20 hochohmiger, wodurch die Spannung am Eingang (7) V_STBY wieder ansteigt, da weniger Spannung über den Widerstand R2 abfällt.

30 Die allgemeine Funktion der Stabilisierungsschaltung 20 ebenso wie der Schaltung 10 in Figur 1 besteht somit darin, bei erhöhter Eingangsspannung V_STBY niederohmiger und bei zu geringer Eingangsspannung V_STBY hochohmiger zu werden.

35

- 11 -

Diese Funktionalität läßt sich durch die Schaltung 10
ebenso erzielen wie beispielsweise durch eine Z-Diode, eine
spannungsabhängige Leitfähigkeitssteuerung eines CMOS
Transistors, eine temperaturkompensierte,
5 spannungsabhängige Leitfähigkeitssteuerung, usw.

Mit verschiedenen Schaltungen kann somit der
erfindungsgemäße Gegenstand realisiert werden, weshalb die
Erfindung in ihrer Ausführung auch nicht auf die oben
10 genannten bevorzugten Ausführungsbeispiele beschränkt ist.
Vielmehr ist eine Anzahl von Varianten denkbar, welche von
der dargestellten Lösung auch bei anders gearteten
Ausführungen Gebrauch macht.

5

Ansprüche

- 10 1. Anordnung zur Spannungsversorgung eines flüchtigen Halbleiterspeichers (1, 1a) mit einem Speicherarray (2, 2a), wobei an dem Halbleiterspeicher (1, 1a) eine Versorgungsspannung (V_STBY) an einem zweiten Anschluss (7) anliegt, **dadurch gekennzeichnet**, dass in
15 dem Halbleiterspeicher (1, 1a) eine Stabilisierungsschaltung (10, 20) zur Stabilisierung der Eingangsspannung (V_STBY) vorgesehen ist, die bei erhöhter Eingangsspannung (V_STBY) niederohmiger und bei zu geringer Eingangsspannung (V_STBY) zur Versorgung des
20 Halbleiterspeichers (1, 1a) hochohmiger ist.
2. Anordnung nach Anspruch 1, dadurch gekennzeichnet, dass die Stabilisierungsschaltung als eine Parallelschaltung einer Diode (11) und eines
25 Transistors (12) ausgebildet ist, wobei die Diode (11) mit ihrer Anode (A) an der Eingangsspannung (V_STBY) und mit ihrer Kathode (K) an einem Bezugspotential (5) angeschlossen ist, das an einem dritten Anschluss (13) des Halbleiterspeichers (1) anliegt, und wobei der
30 Transistor (12) mit seiner Schaltstrecke (DS) zwischen der Eingangsspannung (V_STBY) und dem Bezugspotential (5) angeschlossen ist und die Basis (G) des Transistors (12) an der Eingangsspannung (V_STBY) anliegt.

35

- 13 -

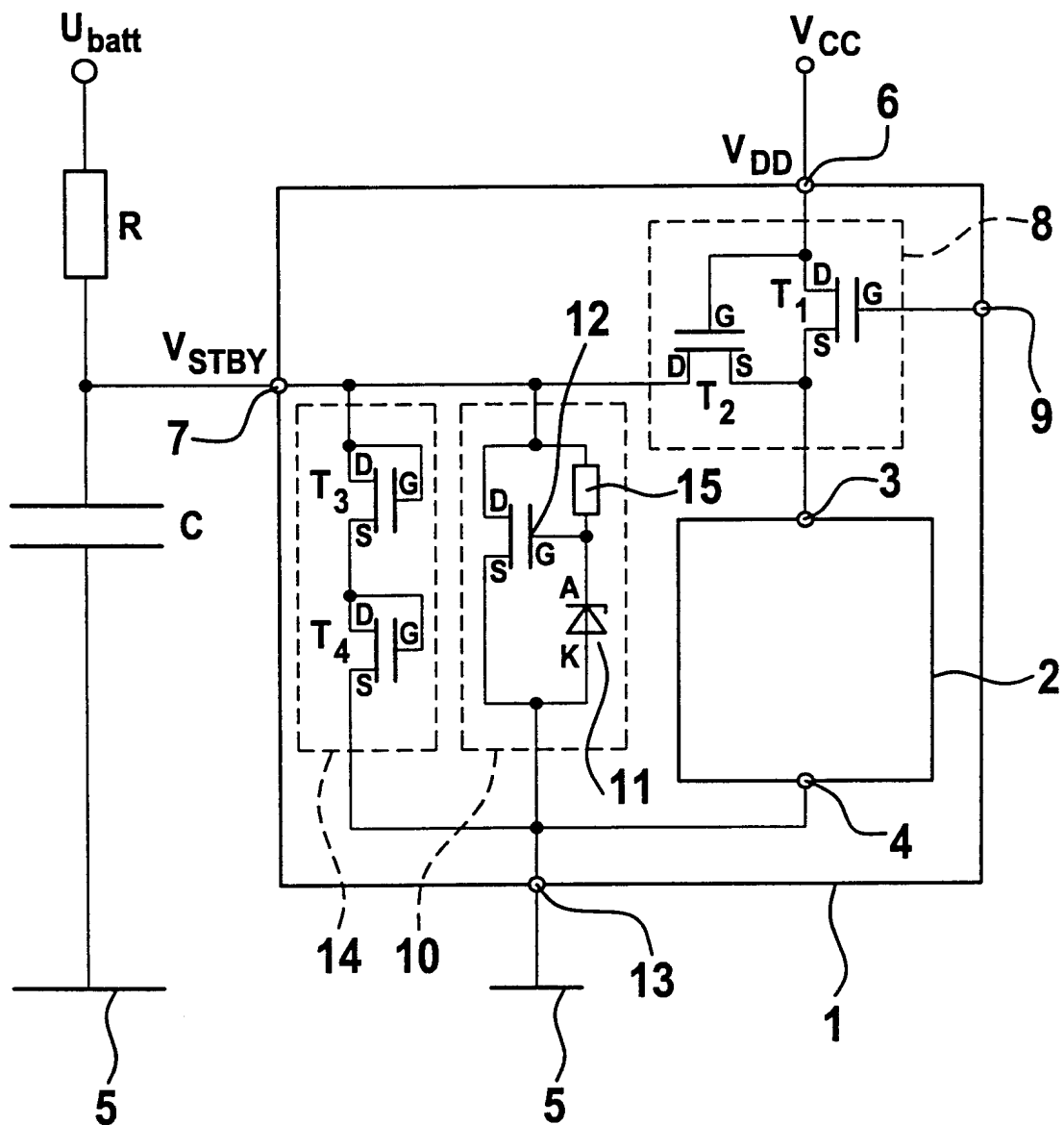
3. Anordnung nach Anspruch 1, dadurch gekennzeichnet,
dass eine Umschaltanordnung (8) zum Umschalten der
Versorgungsspannung zwischen einer Betriebsspannung
(V_DD), die an einem ersten Anschluss (6) des
Halbleiterspeichers (1, 1a) anliegt, und der
Eingangsspannung (V_STBY), die an dem ersten Anschluss
(7) des Halbleiterspeichers (1, 1a) anliegt,
angeordnet ist.
4. Anordnung nach Anspruch 1, dadurch gekennzeichnet,
dass die Diode (11) als eine Zener-Diode ausgebildet
ist.
5. Anordnung nach Anspruch 1, dadurch gekennzeichnet,
dass der zweite Anschluss (7) des Halbleiterspeichers
(1, 1a) über einen Widerstand (R, R2) mit einer
Versorgungsspannung (Ubatt) verbunden ist.
6. Anordnung nach Anspruch 1, dadurch gekennzeichnet,
dass der zweite Anschluss (7) des Halbleiterspeichers
(1) über einen Kondensator (C) mit dem Bezugspotential
(5) verbunden ist.
7. Anordnung nach Anspruch 1, dadurch gekennzeichnet,
dass in dem Halbleiterspeicher (1) eine
Schutzschaltung (14) bestehend aus einer
Reihenschaltung von mehreren Klammerelementen (T_3,
T_4) vorgesehen ist, die zwischen der Eingangsspannung
(V_STBY) und dem Bezugspotential (5) angeordnet ist.
8. Anordnung nach Anspruch 7, dadurch gekennzeichnet,
dass die Klammerelemente als Transistoren (T_3, T_4)
ausgebildet sind, die über die Schaltstrecke (DS)
miteinander in Reihe geschaltet sind, wobei die Basis
(G) der Transistoren (T_3, T_4) jeweils mit einem

- 14 -

Anschluss der Schaltstrecke (D, S) des jeweiligen Transistors (T₃; T₄) verbunden ist.

- 5 9. Anordnung nach Anspruch 2 oder 8, dadurch gekennzeichnet, dass der Transistor (12) oder die Transistoren (T₃; T₄) der Schutzschaltung als ein Feldeffekt- (MOSFET) oder ein Bipolartransistor ausgebildet sind.
- 10 10. Anordnung nach Anspruch 2 oder 3 oder 5 oder 8, dadurch gekennzeichnet, dass der Transistor (12) oder die Transistoren (T₃; T₄) der Schutzschaltung als ein n-Kanal-Feldeffekttransistor ausgebildet sind.
- 15 11. Anordnung nach Anspruch 1, dadurch gekennzeichnet, dass die Stabilisierungsschaltung eine Z-Diode umfaßt oder als eine spannungsabhängige Leitfähigkeitssteuerung eines Transistors oder eine temperaturkompensierte, spannungsabhängige
- 20 Leitfähigkeitssteuerung ausgebildet ist.

1/2



2/2

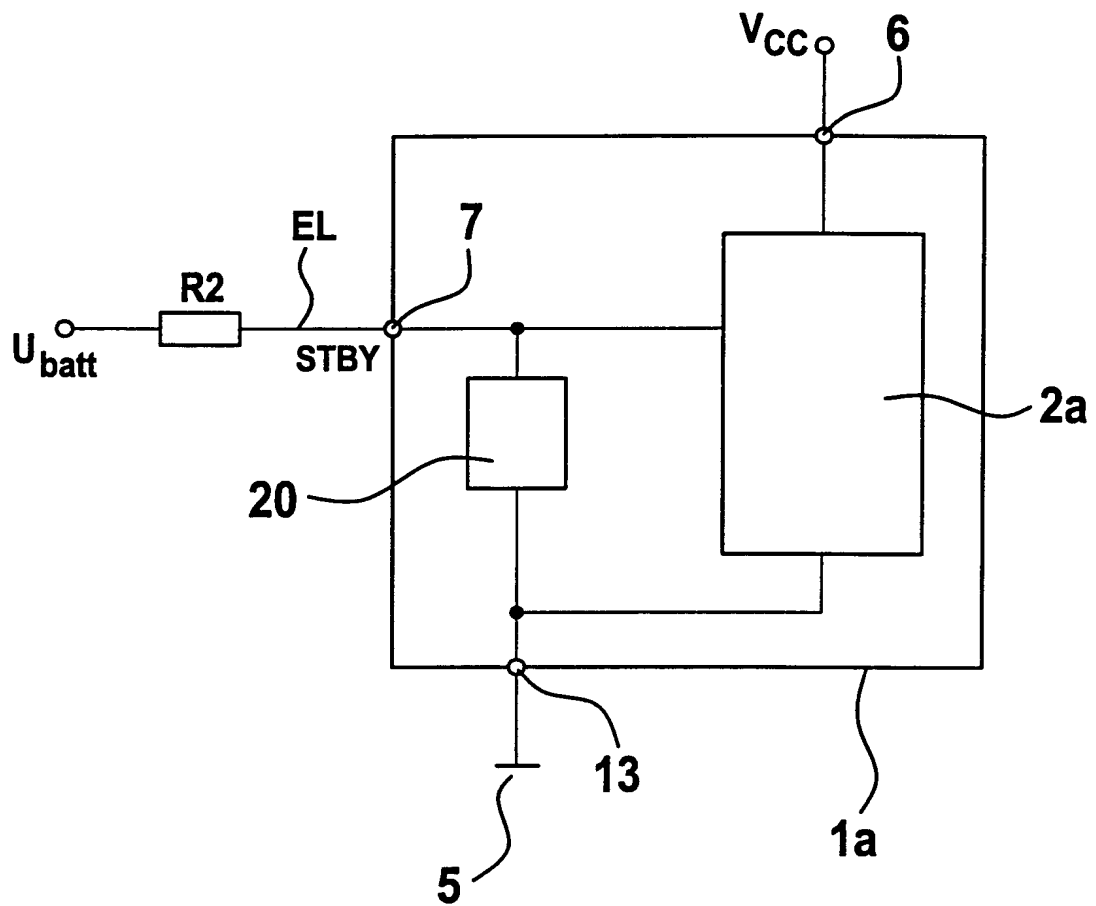


FIG. 2